

ポストムーア時代の数値計算 アルゴリズム開発に向けて

片桐孝洋

(名古屋大学情報基盤センター)

共同研究者 松本正晴、大島聡史 (東京大学情報基盤センター)

研究会「計算物質科学における時空間アップスケーリングと数理手法」 日時:2016年11月28日(月)午後-29日(火)、場所:電気通信大学 西9号館3階 AVホール 2016年11月29日(火)15:00-15:35 (35min)





背景

- •ポストムーア時代の課題例
- ・事例:AT言語 ppOpen-AT と FDMコードへの適用

-FX100を用いた性能評価

・おわりに





背景

- •ポストムーア時代の課題例
- ・事例:AT言語 ppOpen-AT と FDMコードへの適用

-FX100を用いた性能評価

・おわりに



http://www.cspp.cc.u-tokyo.ac.jp/p-moore-201512/

- 東工大 松岡聡 教授
- 2015年12月22日@東大
 - Hosted by: ITC, U.Tokyo and GSIC, TITECH
 - Co-hosted by: ITC, Hokkaido U., ITC, Kyusyu U.,

「ポストムーアに向けた計算機科学・計算科学の新展開」シンポジウム New Frontiers of Computer & Computational Science towards Post Moore Era

開催概要

日時 : 12月22日(火) 10:00 開会 会場 : 東京大学 武田先端知ビル5階 武田ホール (アクセス) 懇親会: 武田ホール ホワイエ 参加費: 無料(懇親会参加費: 5000円程度予定) 共催 : 東京工業大学 学術国際情報センター 東京大学 情報基盤センター 協賛 : 北海道大学 情報基盤センター 九州大学 情報基盤センター

Post-Moore's Era Supercomputing

AICS, RIKEN, JST CREST, JF Co-located with SC16 in Salt Lake City,

- 対象: ● ハードウェア
 - システムソフトウェア
 - アルゴリズム&アプリケーション
 (PI: 中島研吾教授@ITC, U.Tokyo)

(PMES) Workshop! れんしい います。そのようなホスト・ムーア時代において高性能計算技能の しり、 いきのようなホスト・ムーア時代において高性能計算技能の かい います。そのようなホスト・ムーア時代において高性能計算技能の かい います。そのようなホスト・ムーア時代において高性能計算技能の いった います。そのようなホスト・ムーア時代において高性能計算性能 (FLOPS) 中心の性能向上技術からデータ移動(BYTES) 中心に転換する新たな体系を築くことが必要です。 キシンボジウムでは、国内外の3名の招待講演者も含めて、デバイス、アーキテクチャ、システムソフトウェア、アルゴリ ズム、アブリケーションの名分野の専門家が一堂に会り、パスト・ムーア時代における様々な技術的問題点について議論 たることを目的します。オンパジウムでは、マードローバーションの名分野の専門家が一堂に会り、パスト・ムーア時代における様々な技術的問題点について議論

することを自的とします。本シンボジウムが契機となって、ポスト・ムーア時代に向けた分野間協力、国際協力の進展と もに、高性能計算の一般的原理を目指す、計算機科学・計算科学を融合した新たな学術領域の形成につながることを引 《期待するものです。

ポストムーア時代のAT!?

- 2020年頃のエクサスケールスパコンを境に ムーアの法則での速度向上が終焉
 - "One-time Speedup"のメニーコア化、
 配線微細化、による低電力化の終わり
 - →ノード内の計算性能(FLOPS)は増加しなくなる
- チップ内のメモリ量やメモリ帯域は 「3次元積層技術」により向上
- 3次元積層メモリ:
 - Z方向(積層方向)のバンド幅は増加、
 アクセスレイテンシは維持(→高性能化)
 - X-Y方向は、低アクセスレイテンシ
- ノード間は、アクセスレイテンシは(相対的に) 悪化、だが光配線技術などでバンド幅は増加 できる
- 以上は2020年後半(→ポストムーア)



HMC Source: http://www.engadget.c om/2011/12/06/thebig-memory-cubegamble-ibm-andmicron-stack-theirchips/



Intel 3D Xpoint

Source: http://www.theregister.c o.uk/2015/07/28/intel_ micron_3d_xpoint/









・ポストムーア時代の課題例

• 事例:AT言語 ppOpen-AT と FDMコードへの適用

-FX100を用いた性能評価

・おわりに

事例(1)

- ・ブロック化アルゴリズム再考
 - 現状:アルゴリズムを変更してBLAS3利用
 - ⇒実装が大変 ⇒場合により、演算量の増加 (例:固有値計算)
 - ポストムーア:非ブロック計算の復帰
 - ⇒BLASで定義できない複雑演算を直接実装
 - B/F>4以上のハードウェアでBLASインタフェース再考
 - DGEMMが不要
 - BLASで定義できない演算: A^(k) (x_k t_k v_k) v_k^T v_k y_k^T
 を分離せず演算すると高速
 →BLASをつかなわない方が高速
 - メモリに直接演算器を付けDAXPY演算ができれば:
 - ・低レイテンシー化により、小規模行列演算が高速化
 - ⇒通信レイテンシ隠蔽のための通信ブロック化は必要

事例(2)

• 精度保証

- 現状: 大規模計算の演算精度が未検証
- ⇒連立一次方程式や固有値問題の 真の解からのずれを検証する手段がない
- ⇒HPLの精度:倍精度1000万次元で1~2桁精度
- ⇒何を計算しているかわからない
- ポストムーア:精度保証技術の導入?
- 高B/Fの環境で密行列演算が高速化できれば:
- ⇒真の解からのずれを知ることができる、反復改良 で(なしの場合に対し低いコストで)演算精度を改良
- ⇒高性能実装のための実装技法、ライブラリの研究開発が未整備

ポストムーア課題(1/4)

- 超高バンド幅アーキテクチャ向きアルゴリズム
 再構築
- データ移動が多い古典的アルゴリズム (非ブロック化アルゴリズム)
 - B/F = 1程度で効果あり(HITACHI SR2201、現在でも L1キャッシュ内データのB/F値)
 - B/F > 4程度で、おそらくブロック化は要らなくなる
 - 密行列固有値解法一般 (ブロック化すると演算量が増加)
 - ・非ブロック化Householder三重対角化
 - 三重対角化は、ブロック化すると演算量が増える!
 - ・ブロックヤコビ法(B/F値大、演算量10倍、強スケーリング可)
 - 非ブロック化/多階層メモリ向け FFTアルゴリズム

ポストムーア課題(2/4)

- ・超高バンド幅アーキテクチャ向き
 アルゴリズム再構築
- 高精度だが、高B/Fなアルゴリズムの 積極活用
 - 直交化処理
 - 修正G-S(安定、ブロック化困難) vs.
 古典G-S(不安定、ブロック化可)

-連立一次方程式の反復解法前処理全般 (安定な汎用アルゴリズムはB/F値が高い)

ポストムーア課題(3/4)

- 特定部分をFPGA化
 - 固有値計算
 - ・スツルムカウント
 - ある値以下の場合数をカウントする
 - ・必ずIF文が最内側

```
NEG=0;
S=0.0;
for (i=0; i<m; i++) {
T = S - SIGMA;
DPLAS = A[i] + T;
S = T * B[i] / DPLAS;
if (DPLAS < 0.0) NEG ++
}
```

- 先進CPU/GPUで実行効率が悪いため、FPGA化による高速化に期待
- 最外側ループ(固有値存在区間)の並列性はある(多分法と併用)
- ・ 陰解法の復活
 - MHDコード
 - 従来使っている
 陽解法から
 陰解法> へ
 - 陽解法ではそもそも収束しない問題がある:クーラン条件

 - データ移動の多い前処理手法の適用

ポストムーア課題(4/4)

- アウト・オブ・コア(OoC)アルゴリズム
 - キャッシュ+3D積層メモリ+新技術(MCDRAM + Intel 3DXpoint)の技術展開を想定した、主記憶外
 超高バンド幅、超多階層メモリ向けOoCアルゴリズム
 - OoC LU分解、OoC QR分解

• 新技術の適用

- -人工知能技術適用(特にAT技術との融合)
 - ・数値アルゴリズムのパラメタ自動設定

-前処理、0と見なせる値、解法選択、・・・

- 最適データ構造(AoS, SoA、・・・)の予測
- ・ 数値計算アルゴリズム自動導出
- ・・・などなど
- -量子コンピュータ・・・

分野間協調(コ・デザイン)

●数値ライブラリ⇔アプリ

- (ベクトル時代に戻るのではない)
- ●超高バンド幅、超並列アルゴリズム開発
- ●問題レベル、実行時情報を利用した超並列性の抽出
 - ●行列リオーダリング、領域分割・・・
 - ●ループ変換(ループ長を長くして並列性を抽出するコード最 適(Collapse)など)
- ●通信回避アルゴリズム
- ●アプリ⇔計算機システム・計算機アーキテクチャ

●電力最適化

- ●高性能実装、精度(4倍精度、SIMD、•••)
- ●メモリ直接接続演算器、・・・・

話の流れ

• 背景

・ポストムーア時代の課題例

・事例:AT言語 ppOpen-AT と FDMコードへの適用

-FX100を用いた性能評価

・おわりに



Target Application

• Seism3D:

Simulation for seismic wave analysis.

- Developed by Professor T.Furumura at the University of Tokyo.
 - The code is re-constructed as ppOpen-APPL/FDM.
- Finite Differential Method (FDM)
- 3D simulation

-3D arrays are allocated.

• Data type: Single Precision (real*4)

ppOpen-AT OATタイミング(FIBERフレームワーク)

分割可能なコードとは?

●変数定義と参照が分かれている

●流れ依存があるが、変数間にデータ依存はない

元のコード

ループ分割(Loop Collapse)

DO K = 1, NZ		
DO J = 1, NY		
DO I = 1, NX		
RL = LAM (I,J,K)		
RM = RIG(I,J,K)		
RM2 = RM + RM		
RLTHETA = (DXVX(I,J,K)+DYVY(I,J,K)+DZVZ(I,J,K))*RL		
QG = ABSX(I)*ABSY(J)*ABSZ(K)*Q(I,J,K)		
SXX (I,J,K) = (SXX (I,J,K) + (RLTHETA + RM2*DXVX(I,J,K))*DT)*QG		
SYY (I,J,K) = (SYY (I,J,K) + (RLTHETA + RM2*DYVY(I,J,K))*DT)*QG		
SZZ (I,J,K) = (SZZ (I,J,K) + (RLTHETA + RM2*DZVZ(I,J,K))*DT)*QG		
ENDDO; ENDDO		_
	ロクノロ	
DO K = 1, NZ	元王汀刮	
DO J = 1, NY		
DO I = 1, NX		
STMP1 = 1.0/RIG(I,J,K)		
STMP2 = 1.0/RIG(I+1,J,K)		
STMP4 = 1.0/RIG(I,J,K+1)		
STMP3 = STMP1 + STMP2		
RMAXY = 4.0/(STMP3 + 1.0/RIG(I,J+1,K) + 1.0/RIG(I+1,J+1,K))		
RMAXZ = 4.0/(STMP3 + STMP4 + 1.0/RIG(I+1,J,K+1))		
RMAYZ = 4.0/(STMP3 + STMP4 + 1.0/RIG(I,J+1,K+1))		
QG = ABSX(I)*ABSY(J)*ABSZ(K)*Q(I,J,K)		
SXY (I,J,K) = (SXY (I,J,K) + (RMAXY*(DXVY(I,J,K)+DYVX(I,J,K)))*DT)*Q	2G	
SXZ (I,J,K) = (SXZ (I,J,K) + (RMAXZ*(DXVZ(I,J,K)+DZVX(I,J,K)))*DT)*Q	lG	
SYZ (I,J,K) = (SYZ (I,J,K) + (RMAYZ*(DYVZ(I,J,K)+DZVY(I,J,K)))*DT)*Q	ίG	
END DO; END DO; END DO;		

ループ分割(別ループ化)


```
K, J, I-ループに対する
                                                                     Den
               <sup>9</sup>融合(Loop Collapse)
  DO KK = 1, NZ * NY * NX
    K = (KK-1)/(NY^*NX) + 1
                              OpenMPで並列実行
    J = mod((KK-1)/NX,NY) + 1
    I = mod(KK-1,NX) + 1
                              するとき高並列性能を実現
    RL = LAM(I,J,K)
    RM = RIG(I,J,K)
    RM2 = RM + RM
    RMAXY = 4.0/(1.0/RIG(I,J,K) + 1.0/RIG(I+1,J,K) + 1.0/RIG(I,J+1,K) + 1.0/RIG(I+1,J+1,K))
    RMAXZ = 4.0/(1.0/RIG(I,J,K) + 1.0/RIG(I+1,J,K) + 1.0/RIG(I,J,K+1) + 1.0/RIG(I+1,J,K+1))
    RMAYZ = 4.0/(1.0/RIG(I,J,K) + 1.0/RIG(I,J+1,K) + 1.0/RIG(I,J,K+1) + 1.0/RIG(I,J+1,K+1))
    RLTHETA = (DXVX(I,J,K)+DYVY(I,J,K)+DZVZ(I,J,K))*RL
    QG = ABSX(I)*ABSY(J)*ABSZ(K)*Q(I,J,K)
    SXX (I,J,K) = (SXX (I,J,K) + (RLTHETA + RM2*DXVX(I,J,K))*DT)*QG
    SYY (I,J,K) = (SYY (I,J,K) + (RLTHETA + RM2*DYVY(I,J,K))*DT)*QG
    SZZ (I,J,K) = (SZZ (I,J,K) + (RLTHETA + RM2*DZVZ(I,J,K))*DT)*QG
    SXY (I,J,K) = (SXY (I,J,K) + (RMAXY*(DXVY(I,J,K)+DYVX(I,J,K)))*DT)*QG
    SXZ(I,J,K) = (SXZ(I,J,K) + (RMAXZ*(DXVZ(I,J,K)+DZVX(I,J,K)))*DT)*QG
    SYZ(I,J,K) = (SYZ(I,J,K) + (RMAYZ^*(DYVZ(I,J,K)+DZVY(I,J,K)))^*DT)^*QG
   END DO
```


DO KK = 1, NZ * NY K = (KK-1)/NY + 1 J = mod(KK-1,NY) + 1 DO I = 1, NX RL = LAM (I,J,K)

RM = RIG(I,J,K)

RM2 = RM + RM

連続アクセスを残し、コンパイラ 最適化を有効に

OpenMPで並列実行

するとき高並列性能を実現

RMAXY = 4.0/(1.0/RIG(I,J,K) + 1.0/RIG(I+1,J,K) + 1.0/RIG(I,J+1,K) + 1.0/RIG(I+1,J+1,K)) RMAXZ = 4.0/(1.0/RIG(I,J,K) + 1.0/RIG(I+1,J,K) + 1.0/RIG(I,J,K+1) + 1.0/RIG(I+1,J,K+1)) RMAYZ = 4.0/(1.0/RIG(I,J,K) + 1.0/RIG(I,J+1,K) + 1.0/RIG(I,J,K+1) + 1.0/RIG(I,J+1,K+1)) RLTHETA = (DXVX(I,J,K)+DYVY(I,J,K)+DZVZ(I,J,K))*RL QG = ABSX(I)*ABSY(J)*ABSZ(K)*Q(I,J,K) SXX (I,J,K) = (SXX (I,J,K) + (RLTHETA + RM2*DXVX(I,J,K))*DT)*QG SYY (I,J,K) = (SYY (I,J,K) + (RLTHETA + RM2*DZVZ(I,J,K))*DT)*QG SZZ (I,J,K) = (SZZ (I,J,K) + (RLTHETA + RM2*DZVZ(I,J,K))*DT)*QG SXY (I,J,K) = (SXZ (I,J,K) + (RMAXY*(DXVY(I,J,K)+DYVX(I,J,K)))*DT)*QG SXZ (I,J,K) = (SYZ (I,J,K) + (RMAXZ*(DXVZ(I,J,K)+DZVX(I,J,K)))*DT)*QG SYZ (I,J,K) = (SYZ (I,J,K) + (RMAYZ*(DYVZ(I,J,K)+DZVX(I,J,K)))*DT)*QG SYZ (I,J,K) = (SYZ (I,J,K) + (RMAYZ*(DYVZ(I,J,K)+DZVY(I,J,K)))*DT)*QG SYZ (I,J,K) = (SYZ (I,J,K) + (RMAYZ*(DYVZ(I,J,K)+DZVY(I,J,K)))*DT)*QG SYZ (I,J,K) = (SYZ (I,J,K) + (RMAYZ*(DYVZ(I,J,K)+DZVY(I,J,K)))*DT)*QG ENDDO END DO

ppOpen-ATディレクティブ
!oat\$ install LoopFusionSplit region start !\$omp parallel do private(k.j.i,STMP1,STMP2,STMP3,STMP4,RL,RM,RM2,RMAXY,RMAXZ,RMAYZ,RLTHETA,QG) DO K = 1, NZ DO J = 1, NY
DO I = 1, NX RL = LAM (I,J,K); RM = RIG (I,J,K); RM2 = RM + RM RLTHETA = (DXVX(I,J,K)+DYVY(I,J,K)+DZVZ(I,J,K))*RL loat\$ SplitPointCopyDef region start QG = ABSX(I)*ABSY(J)*ABSZ(K)*Q(I,J,K)
!oat\$ SplitPointCopyDef region end SXX (I,J,K) = (SXX (I,J,K) + (RLTHETA + RM2*DXVX(I,J,K))*DT)*QG SYY (I,J,K) = (SYY (I,J,K) + (RLTHETA + RM2*DYVY(I,J,K))*DT)*QG SZZ (I,J,K) = (SZZ (I,J,K) + (RLTHETA + RM2*DZVZ(I,J,K))*DT)*QG !oat\$ SplitPoint (K, J, I)
STMP1 = 1.0/RiG(I,J,K); STMP2 = 1.0/RiG(I+1,J,K); STMP4 = 1.0/RiG(I,J,K+1) STMP3 = STMP1 + STMP2 RMAXY = 4.0/(STMP3 + 1.0/RiG(I,J+1,K) + 1.0/RiG(I+1,J+1,K)) RMAXZ = 4.0/(STMP3 + STMP4 + 1.0/RiG(I+1,J,K+1)) RMAYZ = 4.0/(STMP3 + STMP4 + 1.0/RiG(I,J+1,K+1)) Loat\$ SplitPointConvert
SXY (I,J,K) = (SXY (I,J,K) + (RMAXY*(DXVY(I,J,K)+DYVX(I,J,K)))*DT)*QG SXZ (I,J,K) = (SXZ (I,J,K) + (RMAXZ*(DXVZ(I,J,K)+DZVX(I,J,K)))*DT)*QG SYZ (I,J,K) = (SYZ (I,J,K) + (RMAYZ*(DYVZ(I,J,K)+DZVY(I,J,K)))*DT)*QG END DO; END DO; END DO !\$omp end parallel do !oat\$ install LoopFusionSplit region end

コード選択のAT (階層型AT)

AT WITH CODE SELECTION

Original Implementation (For Vector Machines) Fourth-order accurate central-difference scheme for velocity. (def_stress)

call ppohFDM_pdiffx3_m4_OAT(VX,DXVX, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffy3_p4_OAT(VX,DYVX, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffz3_p4_OAT(VX,DZVX, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffx3_p4_OAT(VY,DYVY, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffz3_p4_OAT(VY,DZVY, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffz3_p4_OAT(VZ,DZVZ, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffy3_p4_OAT(VZ,DXVZ, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffy3_p4_OAT(VZ,DZVZ, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffy3_p4_OAT(VZ,DZVZ, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffz3_m4_OAT(VZ,DZVZ, NXP,NYP,NZP,NXP0,NXP1,NYP0,...) call ppohFDM_pdiffz3_m4_OAT(VZ,DZVZ, NXP,NYP,NZP,NXP0,NXP1,NYP0,...)

end if Process of model boundary.

call ppohFDM_update_stress(1, NXP, 1, NYP, 1, NZP)

Explicit time expansion by leap-frog scheme. (update_stress)

Original Implementation (For Vector Machines)

```
subroutine OAT InstallppohFDMupdate stress(..)
!$omp parallel do private(i,j,k,RL1,RM1,RM2,RLRM2,DXVX1,DYVY1,DZVZ1,...)
 do k = NZ00, NZ01
   do j = NY00, NY01
    do i = NX00, NX01
      RL1 = LAM(I,J,K); RM1 = RIG(I,J,K); RM2 = RM1 + RM1; RLRM2 = RL1+RM2
      DXVX1 = DXVX(I,J,K); DYVY1 = DYVY(I,J,K); DZVZ1 = DZVZ(I,J,K)
      D3V3 = DXVX1 + DYVY1 + DZVZ1
      SXX (I,J,K) = SXX (I,J,K) + (RLRM2*(D3V3)-RM2*(DZVZ1+DYVY1)) * DT
      SYY (I,J,K) = SYY (I,J,K) + (RLRM2*(D3V3)-RM2*(DXVX1+DZVZ1)) * DT
      SZZ (I,J,K) = SZZ (I,J,K) + (RLRM2*(D3V3)-RM2*(DXVX1+DYVY1)) * DT
      DXVYDYVX1 = DXVY(I,J,K)+DYVX(I,J,K); DXVZDZVX1 = DXVZ(I,J,K)+DZVX(I,J,K)
      DYVZDZVY1 = DYVZ(I,J,K)+DZVY(I,J,K)
                                                         Explicit time
      SXY (I,J,K) = SXY (I,J,K) + RM1 * DXVYDYVX1 * DT
      SXZ (I,J,K) = SXZ (I,J,K) + RM1 * DXVZDZVX1 * DT
                                                         expansion by
      SYZ(I,J,K) = SYZ(I,J,K) + RM1 * DYVZDZVY1 * DT
                                                         leap-frog scheme.
    end do
               Input and output for arrays
   end do
                                                        (update stress)
                 in each call -> Increase of
 end do
retuen
                       B/F ratio: ~1.7
end
```

The Code Variants (For Scalar Machines)

- Variant1 (IF-statements inside)
 - The followings include inside loop:
 - 1. Fourth-order accurate central-difference scheme for velocity.
 - 2. Process of model boundary.
 - 3. Explicit time expansion by leap-frog scheme.
- Variant2 (IF-free, but there is IF-statements inside loop for process of model boundary.)
 - To remove IF sentences from the variant1, the loops are reconstructed.
 - The order of computations is changed, but the result without roundoff errors is same.
 - [Main Loop]
 - 1. Fourth-order accurate central-difference scheme for velocity.
 - 2. Explicit time expansion by leap-frog scheme.
 - [Loop for process of model boundary]
 - 1. Fourth-order accurate central-difference scheme for velocity.
 - 2. Process of model boundary.
 - 3. Explicit time expansion by leap-frog scheme.

Variant1 (For Scalar Machines)

Variant2 (IF-free)

Stress tensor of Sxx, Syy, Szz

	<pre>!\$omp parallel do private(i,j,k,RL1,RM1,) do k_j=1, (NZ01-NZ00+1)*(NY01-NY00+1) k=(k_j-1)/(NY01-NY00+1)+NZ00 i=mod((k_j-1),(NY01-NY00+1))+NY00</pre>		
Fourth-order accurate central-differenc scheme for veloc	<pre>NX00, NX01 = LAM (I,J,K); RM1 = RIG (I,J,K); 2 = RM1 + RM1; RLRM2 = RL1+RM2 rder diff (DXVX,DYVY,DZVZ) vX0 = (VX(I,J,K) -VX(I-1,J,K))*C40/dx - (VX(I+1,J,K)-VX(I-2,J,K))*C41/dx vY0 = (VY(I,J,K) -VY(I,J-1,K))*C40/dy - (VY(I,J+1,K)-VY(I,J-2,K))*C41/dy</pre>		
	DZVZ0 = (VZ(I,J,K) -VZ(I,J,K-1))*C40/dz - (VZ(I,J,K+1)-VZ(I,J,K-2))*C41/dz DXVX1 = DXVX0; DYVY1 = DYVY0; DZVZ1 = DZVZ0; D3V3 = DXVX1 + DXVX1 + DZVZ1;		
Explicit time expansion by	SXX (I,J,K) = SXX (I,J,K) + (RLRM2*(D3V3)-RM2* (DZVZ1+DYVY1)) * DT SYY (I,J,K) = SYY (I,J,K) + (RLRM2*(D3V3)-RM2* (DXVX1+DZVZ1)) * DT SZZ (I,J,K) = SZZ (I,J,K) + (RLRM2*(D3V3)-RM2* (DXVX1+DYVY1)) * DT		
Teap-mog schem	©Win-win between Somp end parallel do B/F ratio and optimization by compiler.		

Variant2 (IF-free)

Code selection by ppOpen-AT and hierarchical AT

The Number of AT Candidates (ppOpen-APPL/FDM)

Outline

- Background
- An Auto-tuning (AT) Language: ppOpen-AT and Adapting AT to an FDM code
- Performance Evaluation with the FX100
- Conclusion

FX100

FX100(ITC, Nagoya U.), The Fujitsu PRIMEHPC FX100

Contents	5	Specifications		A
	Total Performance	3.2 PFLOPS		
	Total Memory Amounts	90 TiB		
	Total #nodes	2,880		
Whole System	Inter Connection	The TOFU2 (6 Dimension Mesh / Torus)		
	Local File System Amounts	6.0 PB		
			2	288

2880 Nodes (92,160 Cores)

Contents		Specifications		
	Theoretical Peak Performance	1 TFLOPS (double precision)		
Node	#Processors (#Cores)	32 + 2 (assistant cores)		
	Main Memory Amounts	32 GB		
	Processor Name	SPARC64 XI-fx		
Processor	Frequency	2.2 GHz		
	Theoretical Peak Performance (Core)	31.25 GFLOPS		

Comparison with the FX10 (ITC, U. Tokyo) and FX100(ITC, Nagoya U.)

	FX10	FX100	Ratios (FX100/FX10)
Node FLOPS	236.5 GFLOPS	2 TFLOPS (single precision)	8.44x
Memory Bandwidth	85 GB/S	480 GB/S	5.64x
Networks	5 GB/S x2	12.5 GB/S x2	2.5x

Execution Details

- ppOpen-APPL/FDM ver.0.2
- ppOpen-AT ver.0.2
- The number of time step: 2000 steps
- The number of nodes: 8 node
- Target Problem Size (Almost maximum size with 8 GB/node)
 - NX * NY * NZ = 512 x 512 x 512 / 8 Node
 - NX * NY * NZ = 256 * 256 * 256 / node (!= per MPI Process)
- Target MPI Processes and Threads on the Xeon Phi
 - 1 node of the Ivy Bridge with 2 HT (Hyper Threading)
 - PXTY: X MPI Processes and Y Threads per process
 - P8T32 : Minimum Hybrid MPI-OpenMP execution for ppOpen-APPL/FDM, since it needs minimum 8 MPI Processes.
 - P16T16
 - P32T8
 - P64T4
 - P128T2
 - P256T1: pure MPI
- The number of iterations for the kernels: 100

NUMA affinity

- Sparc64 XI-fx is a NUMA.
- 2 sockets: 16 cores + 16 cores
- NUMA affinity
 - Memory allocation
 - "Local allocation" is used.
 - plm_ple_memory_allocation_policy=localalloc
 - CPU allocation
 - P8 and P16: plm_ple_numanode_assign_policy=simplex
 - More than P32 : plm_ple_numanode_assign_policy=share_band

Whole Time (2000 time steps):FX100 [Seconds]

Whole Time (2000 time steps):FX10 vs. FX100

Whole Time (2000 time steps):FX10 vs. FX100

Originality (AT Languages)

AT Language	#	#	#	#	#	#	#	#
/ Items	1	2	3	4	5	6	7	8
ppOpen-AT	OAT Directives	~	V	v	V	V		None
Vendor Compilers	Out of Target			Limited				-
Transformation	Recipe	~					v	ChiLL
Recipes	Descriptions							
POET	Xform Description	~					~	POET translator, ROSE
Vlanguaga	Xlang Pragmas	v					v	X Translation,
X language								'C and tcc
SPL	SPL Expressions	~				v	v	A Script Language
	ADAPT	~					v	Polaris Compiler
	Language							Infrastructure,
ADAPT								Remote Procedure
								Call (RPC)
	Atune Pragmas					~		A Monitoring
Alune-IL								Daemon
DEDDLIED	PEPPHER Pragmas	~				v	~	PEPPHER task graph
PEPPHEK	(interface)							and run-time
Vavaluar	Directive Extension		(🗸)	(🗸)		(🗸)		ROSE,
Aevoiver	(Recipe Descriptions)		(User:	s need to	def	ine ru	les.)	XSLT Translator

#1: Method for supporting multi-computer environments. #2: Obtaining loop length in run-time.

#3: Loop split with increase of computations⁶⁾, and loop collapses to the split loops^{6),7),8)}.

#4: <u>Re-ordering of inner-loop sentences⁸</u>. #5:Code selection with loop transformations (Hierarchical AT descriptions^{*}) *This is originality in current researches of AT as of 2015. #6:Algorithm selection.

#7: Code generation with execution feedback. #8: Software requirement.

• 背暑

・事例:AT言語 ppOpen-AT と FDMコードへの適用

-FX100を用いた性能評価

・おわりに

●ポストムーア時代には、FLOPSの増加よりも、 相対的にBYTESが増加すると予想

 ●もしもそうなら、数値計算アルゴリズム、 特に、ノード内のアルゴリズムに対して、
 FLOPS から BYTESへのパラダイムの転換が必要

●B/F値の変化に応じて、最適な実装が 変わることを示し、この根拠とした。

http://ppopenhpc.cc.u-tokyo.ac.jp/

©Copyright zon+ ppoperene o